**Lecture03 原理图设计**

参考PDF文档！

**Lecture04 部件设计**

**//程序计数器：为取指令提供地址，系统复位地址设为0**

**module PC(clkIn,resetIn,AddrIn,AddrOut);**

**……**

**endmodule**

**//指令存储器：存储测试程序1+2+3+…+100=5050**

**module IMem(AddrIn,InsOut);**

**……**

**endmodule**

**//控制器：负责生成控制信号**

**module Controller(opcodeIn,ctrSignalsOut);**

……

**endmodule**

**//通用寄存器：增加了输出端口portOut，用于显示测试结果**

**module Reg(clkIn,resetIn,rs1In,rs2In,rdIn,dataIn,writeIn,**

**data1Out,data2Out,portOut);**

……

**endmodule**

**//常数生成器：生成32位常数**

**module ImmGen(InsIn,Imm32Out);**

……

**endmodule**

**//ALU选择器：为ALU选择正确的操作数data2**

**module ALUMUX(DataIn,Imm32In,SelectorIn,DataOut);**

……

**endmodule**

**//算术逻辑单元**

**module ALU(Data1In,Data2In,OperatorIn,LessOut,ZeroOut,ResultOut);**

……

**endmodule**

**//PC相对寻址加法器：为转移执行计算下一条指令地址（目标地址）**

**//用于PC相对寻址，包括指令：blt,beq,jal**

**module PCPlusOffsetAdder(OffsetIn,AddrIn,AddrOut);**

……

**endmodule**

**//顺序寻址加法器：为顺序执行计算下一条指令地址，用于顺序寻址**

**//以及为指令jal、jalr计算返回地址**

**module PCPlus1Adder(AddrIn,AddrOut);**

……

**endmodule**

**//地址选择器：为写PC选择正确的指令地址，3选1**

**module AddrMUX(LessIn,ZeroIn,ResultIn,**

**PCRelAddrIn,SeqAddrIn,SelectorIn,AddrOut);**

……

**endmodule**

**//数据存储器：存储数据，可以读写**

**module DMem(clkIn,resetIn,AddrIn,DataIn,ReadIn,WriteIn,DataOut);**

……

**endmodule**

**//数据选择器：为写寄存器选择正确的数据：4选1**

**module DataMUX(ResultIn,Imm32In,DataIn,SeqAddrIn,SelectorIn,DataOut);**

……

**endmodule**

**Lecture05 集成设计**

**module SingleCycleCPU(clkIn,resetIn,portOut);**

……

**endmodule**

**Lecture06 功能仿真**